

1P21

第一原理 DVX α 計算専用ロジック組み込み型プラットフォーム： EHPC-DVX α の開発

○長嶋雲兵、佐々木徹、塚田捷（産総研、アプリオリマイクロシステムズ、東大院理）

DVX α 法に基づく第一原理分子軌道計算の計算時間の 90%以上の部分を占める行列要素算出部分を並列化し、そのプログラムを効率よく実行させるために、科学技術計算専用ロジック組み込み型プラットフォーム・アーキテクチャ EHPC に基づく DVX 法専用分散並列計算機 EHPC-DVX α を開発した。4UNIT システムの外観を図 1 示す。



EHPC-DVX α の 1 UNIT は、Pentium III(動作周波数 400MHz、主記憶 256MB、ハードディスク容量 20GB)をもつ PC をホストとして汎用 CPU (SH4) (動作周波数 200MHz、メモリ容量 64MB)28 からなるアクセラレータを持つ。本システムと産総研先端情報計算機センターのスーパーコンピュータ Hitach SR8000/64 の性能と電気使用量、体積を比較すると、EHPC は理論ピーク性能が約半分であるが、使用電力は 1/100、体積は 1/30 である。

図 1 EHPC-DVX α の外観

表 1 Si₇₈B₆H₅₃ クラスターの行列要素生成の実時間

Matrix Element Generation	Number of Sample points		
	8192	16384	32768
1 PC	276	552	1166
2 PC	139	276	552
3 PC	93	185	370
4 PC	72	139	277
1 UNIT	12	24	48
2 UNIT	7	13	24
3 UNIT	5	9	16
4 UNIT	5	7	13

表 1 に Si₇₈B₆H₅₃ クラスターの計算の行列要素生成部分の実時間を示した。32768 点の計算の場合、4PC を用いると 1PC の 42.倍の性能向上がみられ、1UNIT を用いると 24 倍の高速化が実現される。図 1 に示したシステム全体で、89 倍の加速率を得ることができた。これにより Pentium III 1 個からなる PC では計算時間の 90%以上を占めていた行列要素生成ステップは、4 ユニット (112CPU) を用いた場合、50%以下に計算時間が短縮した。