

# 2P11 OpenFMO における Fock 行列計算ルーチンの GPGPU 化について

○梅田宏明、埴敏博、庄司光男、朴泰祐

筑波大学 計算科学研究センター

## 序

高性能科学技術計算の急速な発展に対し、量子化学計算アプリケーションは必ずしも十分な対応が出来ていない。HPC 向け並列計算機のうち汎用 CPU を利用した並列計算機については OpenMP/MPI ハイブリッド並列による対応も進みつつあるが、GPGPU のようなアクセラレータを用いた高性能計算機については限られた研究者が利用を検討するに留まっている。そこで我々は HF 計算において最も計算量の多い Fock 行列計算について GPGPU による高速化を試みた。ターゲットプログラムとして超並列計算機向けの FMO 計算プログラムである OpenFMO[1]を取り上げ、そのフラグメント計算の HF 計算部分だけを切り出したコードについて CUDA[2]による GPGPU 化を行なった。

OpenFMO は九州大学の稲富らが開発している超並列計算機向けフラグメント分子軌道 (fragment molecular orbital, FMO) 計算プログラムである。このプログラムは C 言語で記述されており、CUDA 実装でも扱いやすい。また OpenMP/MPI ハイブリッド並列による超並列計算機向けの並列化だけでなく、RPC 化などによる耐故障性の検討にも使われるなど次世代の量子化学計算アプリのプラットフォームとしても利用が期待されている。

## GPGPU 化実装

GPGPU を用いて高性能計算を実現するためには、大量の演算コアを有効に使うことが必要である。このために重要なのがメモリアクセスの効率化とプログラムの SIMD 並列化となる。また特に Fock 行列計算においては各演算コアが計算した二電子積分を Fock 行列に加算する操作が存在するため、Fock 行列の取り扱い手法についても工夫が必要である。本研究では 1)行列加算手法、2)Schwarz の不等式によるスクリーニング、3)動的負荷分散、4)基底関数のソートの 4 つの改良を検討した。

### 1) 行列加算手法(Non-atomic)

GPGPU 1 台あたり数百もの演算コアが利用可能であるのに対し、利用できるメモリは僅かに数 G バイト程度しかない。このため多くの並列実装で行われているような Fock 行列を演算コアが独立に保持する実装は現実的には不可能である。一方で Fock 行列を複数演算コアで共有する場合には Fock 行列への加算にコストの高い排他制御が必要となり、性能が出ないことも知られている。そこで我々は FMO-MO 計算のために開発した並列分散共有 Fock 行列計算アルゴリズム[3]を GPGPU に適用することでアトミック加算を回避する実装を行った。

### 2) Schwarz の不等式によるスクリーニング(Pre-screening)

ホスト CPU と違い GPU は SIMD 動作をするため、Schwarz スクリーニングによる積分計算の省略のための分岐が効果的に動作しない可能性がある。そこで我々はスクリーニング処理だけを積分計算の前に実行するよう改良を行い、効果的な Fock 行列計算を試みた。

### 3) 動的負荷分散(Dynamic LB)

GPGPU では演算コアが多いため、静的な負荷分散では十分な負荷バランスが得られない可能性がある[4]。そこで GPU ボード内についての動的負荷分散コードを実装し、効率の良い並列化を目指した。

#### 4) 基底関数のソート(Sorting)

積分計算そのものの実装についても SIMD 動作を考える必要がある。OpenFMO で利用している小原積分では積分計算において原始シェルペアについての二重ループが存在しており、効果的な SIMD 動作のためにはこのループ長を揃えることが望まれる。我々は縮約シェルペアを原始シェルペア長でソートすることにより、これを実現した。

#### ベンチマーク

ベンチマーク計算は筑波大に導入されている GPGPU クラスタシステム”HA-PACS”を利用して実行した。HA-PACS の 268 台ある計算ノードには、それぞれ 2 台の 8 コア Intel E5 CPU(Sandy Bridge-EP, 2.6GHz)と 4 台の Fermi 世代の GPGPU(NVIDIA M2090 GPU)が装着されており、InfiniBand により接続されている。

グリシン 5 量体の HF/6-31G(d)計算をサンプルとして、HA-PACS の GPU1 台で実行した場合の性能をホスト CPU 1 コアからの性能向上として示した。図 1 では (ps,ps)タイプまでの積分についての性能向上を示している。ナイーブ実装から各ステップで性能が向上し、スレッドブロック数・スレッド数のチューニング後(Tuning)の性能としては CPU 1 コア比で 13~22 倍という性能向上が得られている。

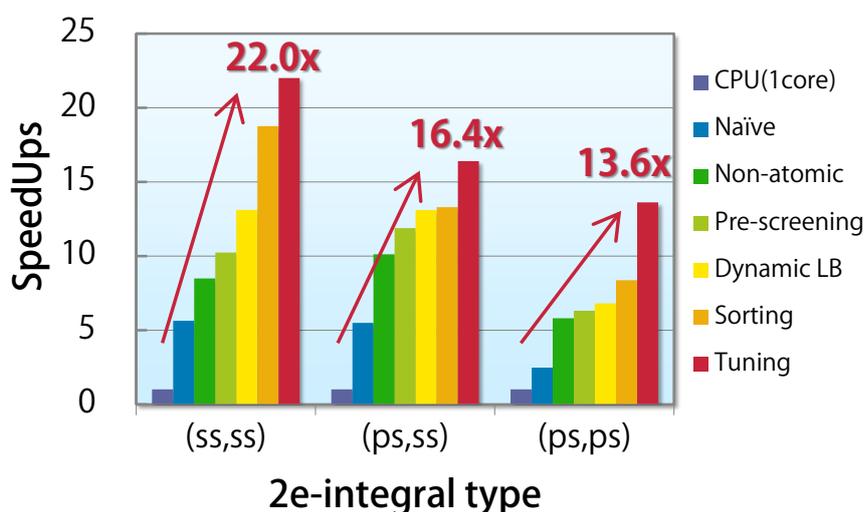


図 1 GPGPU 化による Fock 行列計算の速度向上

**謝辞:** 本研究で使用した HF 計算コードは九州大学の稲富らによる OpenFMO プログラムの一部を抜粋して提供していただいている。また本研究の一部は文部科学省特別経費「エクサスケール計算技術開拓による先端学際計算科学教育研究拠点の充実」事業、および JST-CREST 研究領域「ポストペタスケール高性能計算に資するシステムソフトウェア技術の創出」、研究課題「ポストペタスケール時代に向けた演算加速機構・通信機構統合環境の研究開発」による。

[1] OpenFMO; <http://www.openfmo.org/OpenFMO/index.html>.

[2] NVIDIA: CUDA C Programming Guide Version 4.2; <http://docs.nvidia.com/cuda/cuda-c-programming-guide/index.html>

[3] Umeda, H., Inadomi, Y., Watanabe, T., Yagi, T., Ishimoto, T., Ikegami, T., Tadano, H., Sakurai, T. and Nagashima, U., *J Comput. Chem.*, **31**, 2381-2388(2010).

[4] Umeda, H., Inadomi, Y., Honda, H. and Nagashima, U., *J Comput. Chem.*, **30**, 826-831(2009).